

European Patent Application No. 0,489,643 A1

5229960

---

Translated from French by the Ralph McElroy Co., Custom Division  
P.O. Box 4828, Austin, Texas 78765 USA

Code: 1450-63803

EUROPEAN PATENT OFFICE  
EUROPEAN PATENT APPLICATION NO. 0,489,643 A1

Int. Cl.<sup>3</sup>: H 01 L 25/18  
H 01 L 25/065

Application No.: 91403267.7

Application Date: December 3, 1991

Priority: December 5, 1990  
Date: France  
Country: 9015210  
No.:

Publication Date: June 10, 1992  
Bulletin 92/24

Designated Contracting States: DE ES GB NL

SOLID-STATE MEMORY MODULE AND MEMORY DEVICES COMPRISING SUCH  
MODULES

Applicant: MATRA MARCONI  
SPACE FRANCE  
4, rue de Presbourg  
F-75116 Paris (FRANCE)

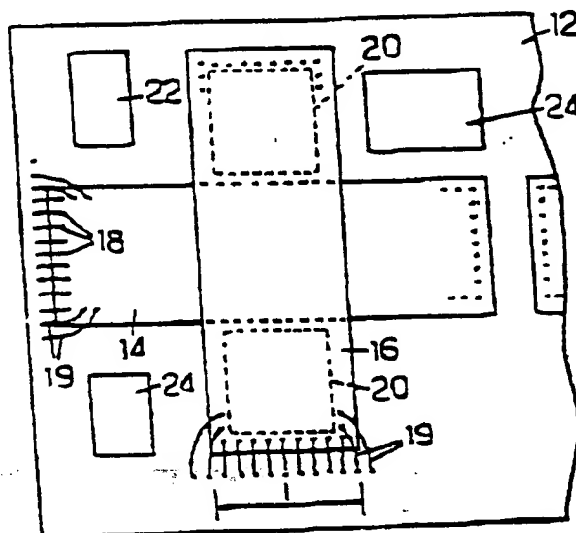
Inventor: de Givry, Jacques  
25, rue du Buc  
F-78350 Les Loges en  
Josas

Representative:

Fort, Jacques  
Cabinet Plasseraud 84,  
rue d'Amsterdam  
F-75009  
Paris, France

[Abstract]

Memory module comprising on an interconnection substrate (12), a plurality of semiconductor memory chips of the same elongated shape and having output connections located at the ends thereof. At least two chips (14, 16) are stacked and crossed.



The invention relates to the area of memory devices used in computer systems and especially large capacity memories.

The needs for memory capacity in computer systems continue to increase. In many cases, the space available must also be as reduced as possible. These needs have led to the development of more and more integrated unitary components: components of active

memory in 1990 reach capacities of 1 Mbit static, 4 Mbits dynamic. They have also led to the development of interconnection methods allowing high densities for mounting chips. To further increase the capacity in a given volume, memory modules have been proposed comprising several chips stacked in layers on an interconnection substrate. Thus a volumetric division and not merely a planar division has been achieved. But one runs into interconnection problems between chips and above all between chips and the substrate which lead to long, burdensome and repetitive processes. Indeed, because the chips are placed exactly, one has to make connections on the lowest chip, insert an intermediary and attach the chip below, wire this new chip and so on.

It has also been proposed (Patent Abstracts of Japan, Vol. 11, No. 148 (E 506, May 14 1997) and (JP-A-61[1986] 287 133) to stack several chips, namely mass memory, a processor and a program memory. These chips have decreasing dimensions from the substrate to the last chip which is the program memory. This program memory, smaller than the others, is placed transverse to the two others which are elongated in the same direction. Because of the different dimensions of the three chips, they can be interconnected. This is not the goal of the invention which aims to facilitate interconnection between different memories of the same size and the substrate of a memory module. Two successive chips are always crossed with each other. This is not the same arrangement that the JP document describes, where two smaller chips are oriented in the same way.

The present invention aims to increase the layout densities of currently used, by a division in volume rather than simply planar, without dealing with the problems of interconnection to

which the solutions already envisaged have encountered. To achieve this goal it takes advantage of the fact that the majority of existing large capacity memory chips have a very elongated rectangular shape and that the output connections of these chips are often located at the two ends. As an example, chip HC 628-128 with a 1 Mbit memory has a length  $L$  and a width  $l$  which are respectively 14.4 and 5.7 mm, with sixteen connecting areas at each end. The invention accordingly proposes a memory module in accordance with Claim 1.

Using this crossing, connecting the two ends of the chips is carried out without any difficulty, since the connections from the upper chip are not bothered by the lower chip. Superficially, mounting the two chips crossing each other does not gain any space. But in actual fact it is still necessary to connect smaller auxiliary annexed components to the memories, such as capacitors and/or integrated logical circuits. These small components can be placed between the arms of the cross.

When the chips are sufficiently elongated, three chips can be crossed at  $60^\circ$  to one another.

Whether one uses two or three crossed chips, it is desirable to place supports under the ends of the chips, to prevent a cantilevering when applying the welding of the aluminum or gold wires to the terminal areas.

Other sets of two chips can be superimposed on two stacked and crossed chips, each time placing supports intended to prevent cantilevering.

One advantageous application of the invention, applicable when each chip is longer than twice its width is defined by Claim 5. This arrangement allows a considerable increase in compact assembly.

The invention will be understood better on reading the specific methods of production of the invention, given as nonlimiting examples. The description refers to the drawings which accompany it, in which:

- Figure 1 is a schematic view, in principle in elevation, showing a micromodule constituted of two memory chips on a substrate;

- Figure 2 is an elevated view showing the juxtaposition of two pairs of chips, the two chips in each pair being arranged as in Figure 1;

- Figure 3 shows schematically a module comprising three chips crossed at 60°;

- Figure 4, similar to Figure 1, shows a particularly advantageous implementation of the invention;

- Figure 5 shows a memory device comprising four micromodules of the type shown in Figure 4;

- Figure 5A is a schematic view in perspective showing how the areas of the chips of a micromodule of the type shown in Figure 5 can be joined to a bus allowed for on a support;

- Figure 6 shows a device comprising a double face support;

- Figure 7, similar to Figure 6, shows a possible method of mounting in a hermetic housing,

- Figures 8 and 9, similar to Figure 6, show production variants;

- Figure 10 is a schematic view, in principle showing a possible method of mounting micromodules by joining to a mother board.

The micromodule shown schematically in Figure 1 comprises a substrate carrier 12 and two memory chips 14 and 16, of elongated shape. Chip 14 is attached directly to the substrate 12, which is

for example a ceramic substrate carrying a hybrid circuit. The output tabs 18 of chip 14 are joined to tracks formed on the substrate carrier 12 by wires 19, generally made of aluminum or gold, attached by thermocompression or thermosonic welding. Chip 16 is attached as a cross on chip 14 and its output tabs are also connected to the tracks of the substrate carrier 12 by wires 19, which will have a greater length than the attachment wires of the areas 18. Such an attachment using an epoxide isolating resin or silicone is possible without any corrosion of the chips, whose surface is passivized in the attached area. To avoid an inopportune cantilevering on application of the weld or welding, extremely thin supports 20 of the same thickness as the chip 14, (in general less than 0.3 mm) are located under the end parts of the chip 16. Generally supports of silicone will be used (which could be fragments of discarded chips).

Installation of chip 14 and the supports 20, then chip 16, can be carried out by a an automatic machine available at the current time.

In the dead areas that exist between the arms of the cross formed by chips 14 and 16 are found components of small size such as a capacitor 22 and associated logic circuits 24, such as buffer registers coupling circuits, etc.

As shown in Figure 2, two sets of chips of the type shown in Figure 1 can be stacked, which allows a gain in extra space. Chip 14a placed above chip 14 is separated from it by chip 16 and supports 34, which have to allow the existence of a slight cantilevering to leave space for the welding of the wires 19 and in order to not crush the wires. The same holds true for the supports 36 interposed between chips 16a and 16.

The number of sets of two chips that can be thus stacked is limited in particular by the usual methods of automatic mounting: thermosonic welding machines only accept a limited difference in level between the welding of the end of a same wire. It can be seen in Figure 2 that the difference in level between the end welds of a wire 19a is already greater than the difference in level between the welds of a wire 19.

Another limitation of the number of sets is linked to the repetitive character of the mounting process: whereas in Figure 1 a single sequence of welding suffices, two sequences are necessary in the case of Figure 2, since it is necessary to successively place the first set and do the welding, then attach the chips of the second stage before carrying out a new welding operation.

When the memory chips have a sufficient length (L) width (l) relationship, it is possible to cross more than two chips, to allow cabling of a larger number of chips arranged in a star in a single operation. In particular, three chips have been used at mutual angles of  $60^\circ$ . Four chips 14, 16, 26 and 28 can also be placed in a star, as shown in figure 3. In this case, different size and thickness supports 20, 30 and 32 have to be allowed for. Chips and supports are first of all assembled by attaching, then cabling is carried out as in the case of Figure 1.

Figure 4 shows a method of production of the invention that is particularly advantageous in terms of gaining space and the absence of cantilevering. The micromodule shown in Figure 4 comprises a lower pair of chips 38 and an upper pair of chips 40. The two chips in each pair are arranged parallel to one another and crossed with the two chips of the other pair. The chips 38 are attached directly onto the substrate and their spacing is



such that the end parts of the chips 40 are attached to them, avoiding movement out of the perpendicular. Supports 42 can be placed between the chips 38 to guarantee a relatively precise installation. The spacing of chips 40 is such that they free the end parts of the chips 38 and in particular the connecting tabs of wires 19. This mounting also authorizes the use of chips with output tabs 44 in their middle area.

In the device shown in Figure 4, the density of integration is practically doubled compared to that of a normal mounting.

It is possible to constitute an independent micromodule, individually testable, interchangeable with another micromodule, using a small format substrate 12, all interface connections of the micromodule being brought from a single side of the module, on one of the output tabs 46, via printed paths.

A plurality of micromodules of the type shown in Figure 4 can be mounted on a single face or on two faces of a larger support, on the baked together type, or carrying thick layer circuits. Figure 5 shows four micromodules each with a substrate 12, attached to a support 45 carrying interconnection circuits produced for example using thick layer technology. The support 45 can also carry auxiliary components 48.

In a module of the type shown in Figure 5, the connections can be made particularly simple by providing on the support 45 a bus passing under the substrates 12. The connection areas of the substrates are thus connected to the wires of the bus by the metallized holes of the substrates. The connections with the bus conductors 50 can also be carried out using sections of welded wires 52, as indicated schematically in Figure 5A.

A support 45 can be provided with micromodules on its two faces, as indicated in Figure 6. Modules carrying four

micromodules and corresponding to a memory organized in bytes can thus be constituted on each face. Such a module can be placed in a metallic housing comprising a frame 54 and sealed covers 56, as indicated in Figure 7. The support can be one of the bi-face substrates called "multi chip modules" in current commercialization whose two faces can be connected by linking inside the support.

In another possible arrangement illustrated in Figure 8, two micromodules each having the constitution shown in Figure 5 are superimposed on a support 58. The two micromodules are thus identical, but a wedge 60 must be allowed for between them to avoid overlapping the wires of the connection of the lower micro-module. Another solution, schematized in Figure 9, consists in using an upper micro-module whose support substrate 12a has a size greater than that of the support substrate 12 of the lower micro-module so that that it can rest on a wedge 60 in the form of a frame. The wedge 60 thus has a thickness keeping a passage clearance for the wires between the lower micro-module and the substrate 12a.

In the case illustrated in Figure 9, one substrate carrier could be arranged at 180° to another and allow its row of external connecting tabs 46 to correspond to placements of a rectilinear bus on the support 58.

A plurality modules of the type shown in Figure 6 can be laid mutually parallel in a frame or a metal housing carrying a mother board to constitute a memory device. Figure 6 shows the edges 62 of such a frame, fitted with grooves into which supports 45 engage. The conductance of heat generated by the circuits is ensured by the pressure of the edges of the supports 45 against

the partition of the grooves by springs 64. The mother board, not represented, is allowed for at the base of the frame.

Figure 10 shows a device that constitutes a variant of the latter of Figure 6. The base 66 of the frame carries the motherboard 68, possibly fitted with on its rear face with components such as memories or sets of registers, capacitors etc. 70. The supports 45, each carrying a set of four chips on each face, are also guided by non-represented grooves. Needle springs 72, held in frame housings, have support edges against the partition of the grooves and guarantee a good thermal contact. Supports 45 are fitted with rows of output feet 74 of the same length attached to supports, for example by welding at high temperature or electric pressure welding. The output feet 74 come into contact with the mother board 68, generally constituted in a thick layer or baked together ceramic circuit of the type currently designated by the "multi-chip module". This card is tin-plated ahead of time locally, at the bearing points of the outputs 74. The output feet 45 can then be integrally connected with the tin-plated areas in a single fusion operation, for example in the vapor phase.

The set up thus constituted can be hermetically sealed in a housing fitted with parallel outputs extending the motherboard.

The mounting in Figure 10 allows the arrangement of each micro-module at an interval of 3 mm, which allows mounting of 16 micromodules comprising 4 Mbit chips to constitute a memory module of 0.5 Gbits in a volume not exceeding 35x65x34 mm.

## Claims EP 489643 B1

1. A memory module comprising, on an interconnection substrate (12), a plurality of semi-conductor memory chips having a same elongated shape and having output connections located at the smaller ends thereof, characterized in that it comprises at least two chips (14,16; 38,40) stacked and crossed so that the output connections of one chip are beyond the periphery of the chip which is located under it in the stack.
2. Module according to claim 1, characterized in that auxiliary components (22,24) such as capacitors or integrated logic circuits, are located between the arms of the cross constituted by two chips (14,16) at a 90(degree) angle.
3. Module according to claim 1, characterized in that it comprises three chips at mutual angles of 60(degree) or four chips (14,16,26,28) at mutual angles of 45(degree).
4. Module according to claim 1, 2 or 3, characterized in that supports (20,30,32) are located under the smaller ends of the cantilevered chips.
5. A memory module comprising, on an interconnection substrate (12), a plurality of semi-conductor memory chips of elongated shape whose output connections are located at the smaller ends thereof, each chip (38,40) having a length which is more than twice its width, characterized in that a set of two mutually parallel and identical chips (38) is stacked and crossed at right angles with another set of two chips (40) which are also parallel and identical.
6. Module according to any one of the preceding claims, characterized in that, on a set of at least two stacked and crossed chips, another set of at least two chips is superimposed, supports being provided for avoiding cantilever.
7. Module according to any one of the preceding claims, characterized in that the substrate (12) carries at least one set of two chips on each face thereof.
8. Module according to any one of the preceding claims, characterized in that it comprises a support (45) provided with a bus (50) passing under a plurality of substrates (12) and in that the substrates are provided with means for connection with the bus.
9. Module according to claim 8, characterized in that each substrate carries chip output tabs on one edge only and in that said output tabs are connected to the bus conductors by welded wires.
10. Memory device comprising a plurality of memory modules according to any one of the preceding claims, characterized in that the substrates of the modules are located in a frame in mutually parallel condition and are provided on an edge of output tabs weldable to connection zones of a mother board located at the bottom of the frame.

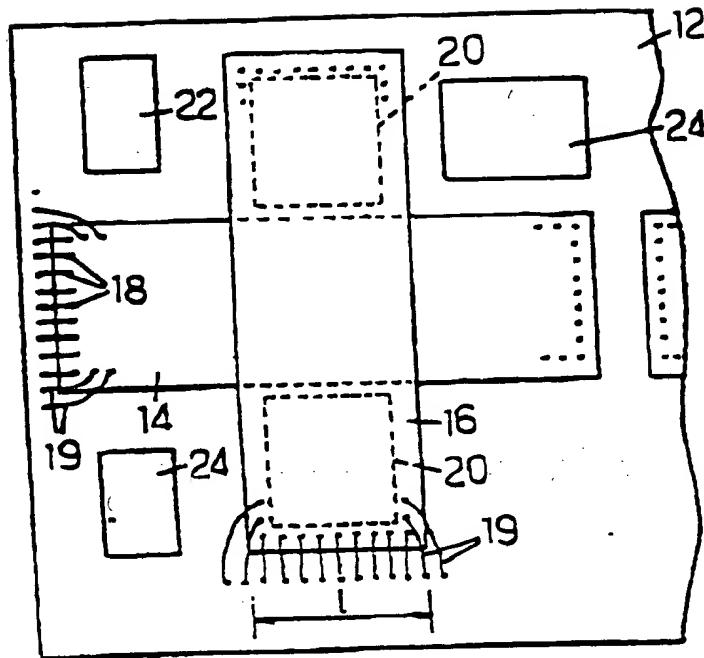


Figure 1

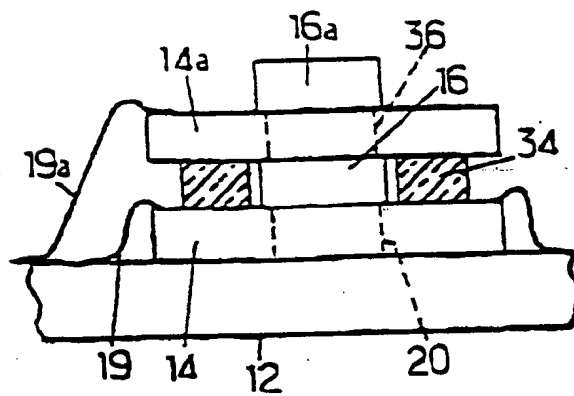


Figure 2

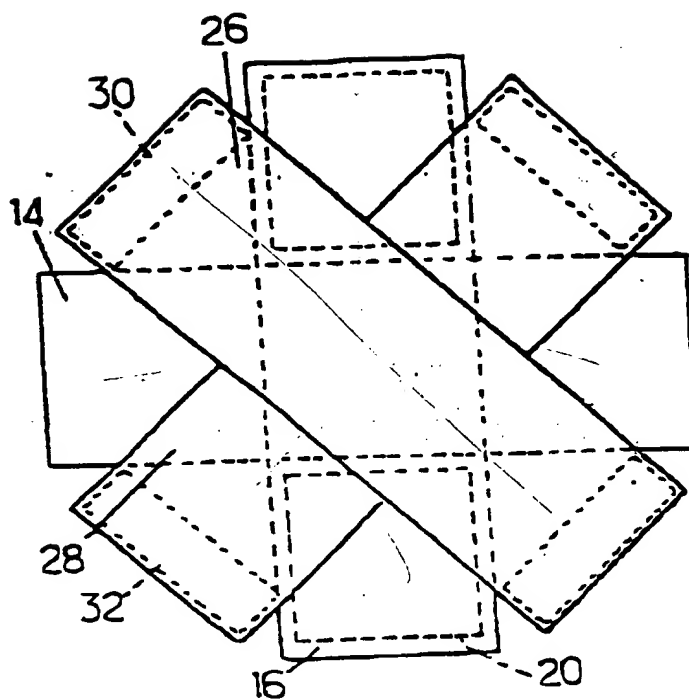


Figure 3

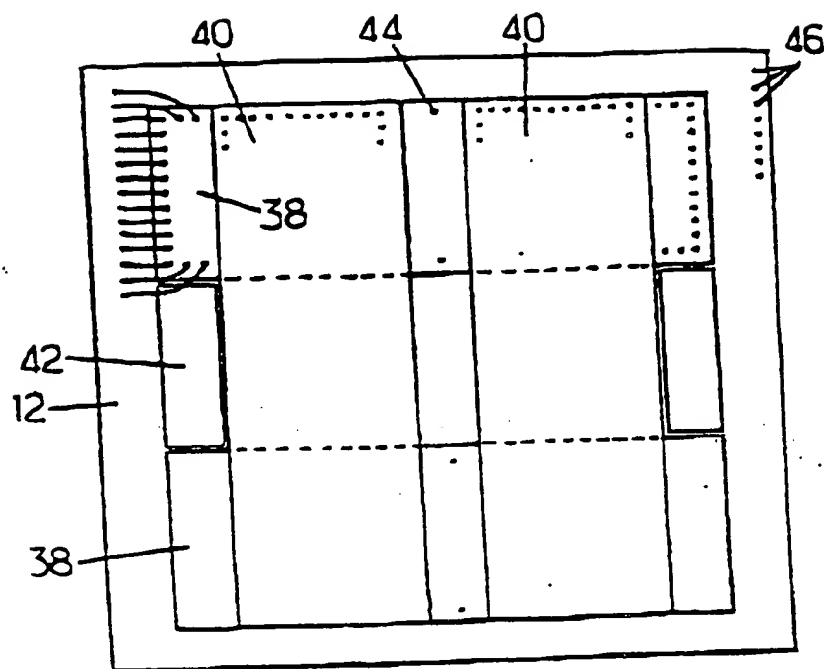


Figure 4

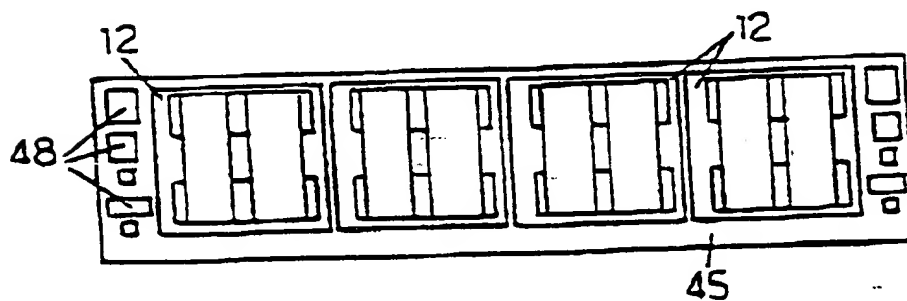


Figure 5

15

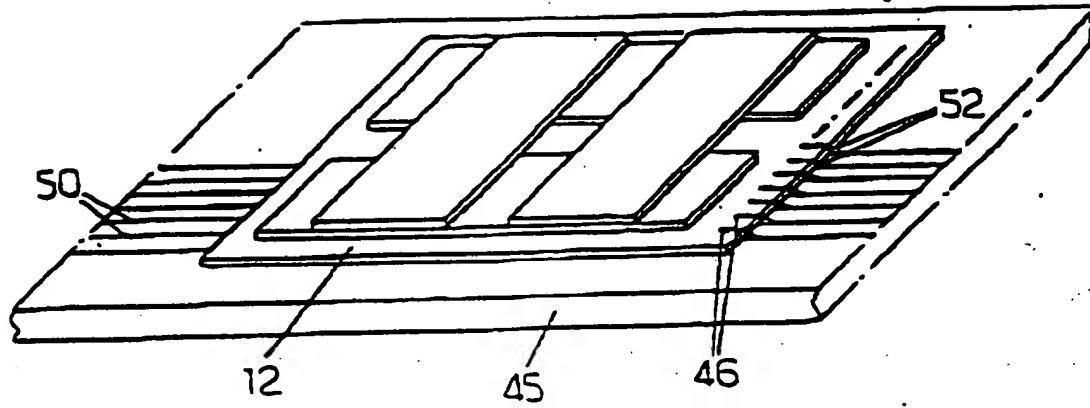


Figure 5a

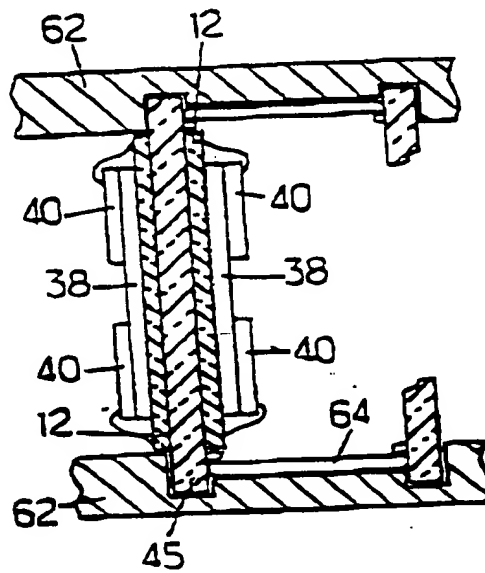


Figure 6



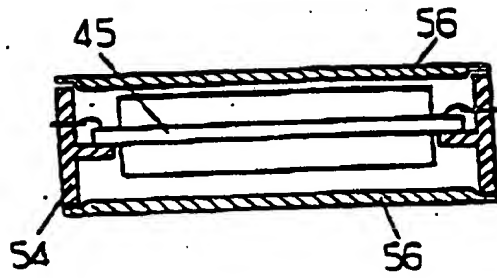


Figure 7

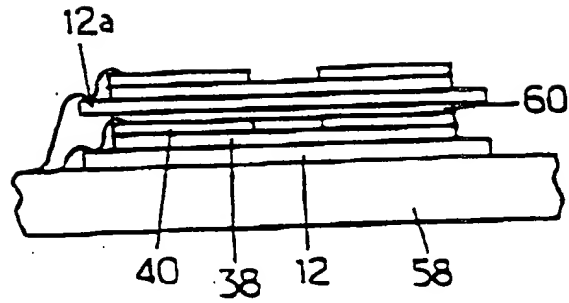


Figure 8

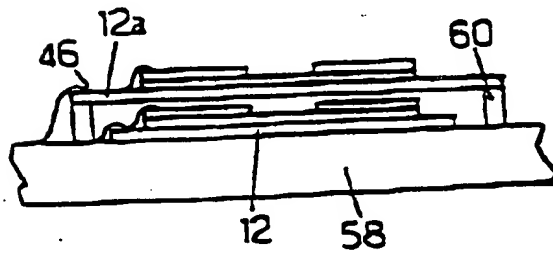


Figure 9

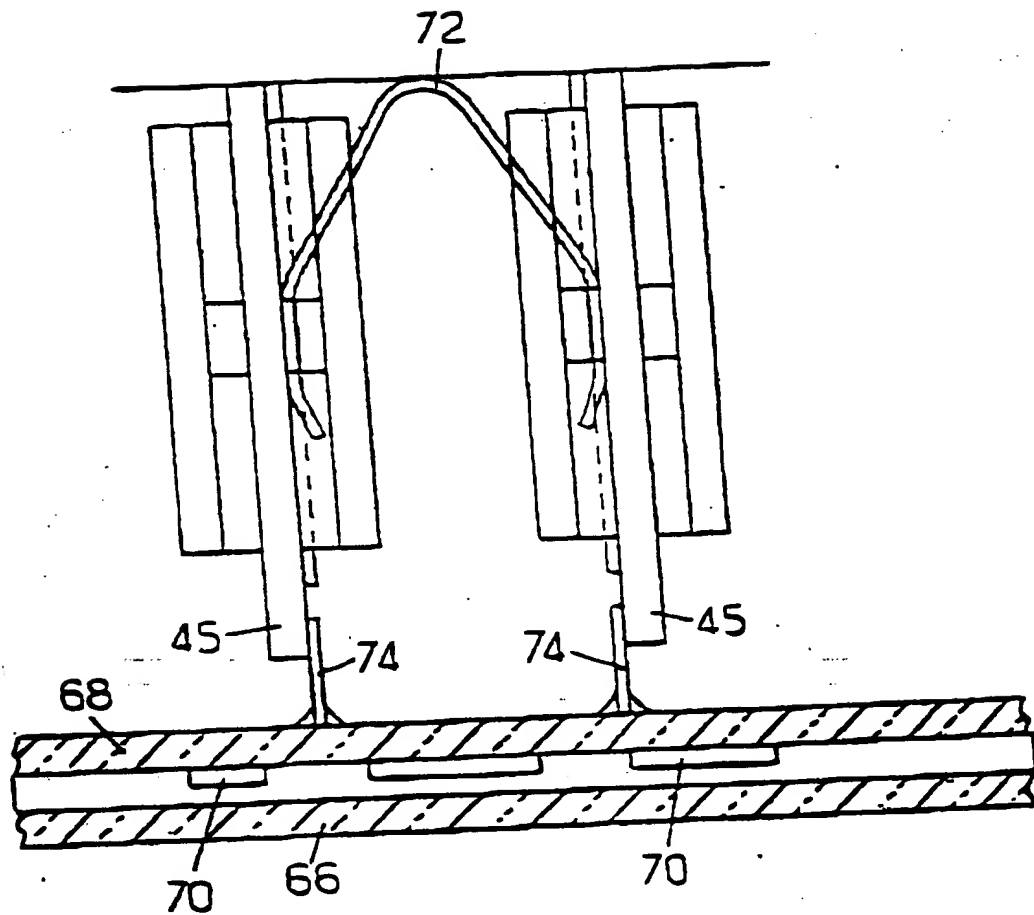


Figure 10



Office européen  
des brevets

# RAPPORT DE RECHERCHE EUROPEENNE

Numéro de la demande

EP 91 40 3257

DOCUMENTS CONSIDERES COMME PERTINENTS		CLASSIFICATION DE LA DEMANDE (CL. CLS)	
Catégorie	Classe de documents avec indication des parties pertinentes	Relevances concernées	Domaines techniques recherchés (CL. CLS)
A	EP-A-0 222 203 (HEC) column 5, line 52 - line 53; Claim 1; figures 2, 3, 6	1,2	H01L25/18 H01L25/063
A	DE-A-1 639 309 (LICENTIA) Claims 1, 3, 4; figure	1,3,5	H01L
Le présent rapport a été établi pour		Date d'établissement de la recherche	
Lieu de la recherche		March 10, 1992	
The Hague		DE RAEVE R.A.L.	
CATEGORIE DES DOCUMENTS		RELEVANCES	
X : particulièrement pertinent à la recherche Y : particulièrement pertinent en matière de droit de la recherche A : autre que les catégories X et Y O : divulgation antérieure P : document prioritaire		T : divulgué en principe à la suite de l'invention E : document de brevet antérieur, mais publié à la date de dépôt ou après cette date D : cité dans la demande L : cité pour l'art de l'état de la technique	
		A : membre de la même famille, document correspondant	

110 10044 100 011 (prev)

★ MAON U11 U14 92-193807/24 ★ EP 489643-A1  
Solid-state large capacity memory module - includes chips stacked  
in layers on substrate with axes crossed to ensure separation of  
contacts (Ftn)

MATRA MARCONI SPACE FRANCE 90.12.05 90FR-015210

(92.06.10) H01L 25/18, 25/065

91.12.03 91EP-403267 R(DE ES GB NL)

The memory module comprises a connection substrate (12), with  
several semiconductor memory chips of the same shape. The chips  
each have their output connections at one end. At least two chips,  
and possibly more are stacked one above the other, but their  
longitudinal axes are crossed so that their connections lie in different  
positions.

Additional circuit components such as capacitors and further  
logic circuits are placed between the branches of the crossing  
memory chips. The assembly may include two chips at 90 deg, 3 at 60  
deg. or 4 at 45 deg. to each other.

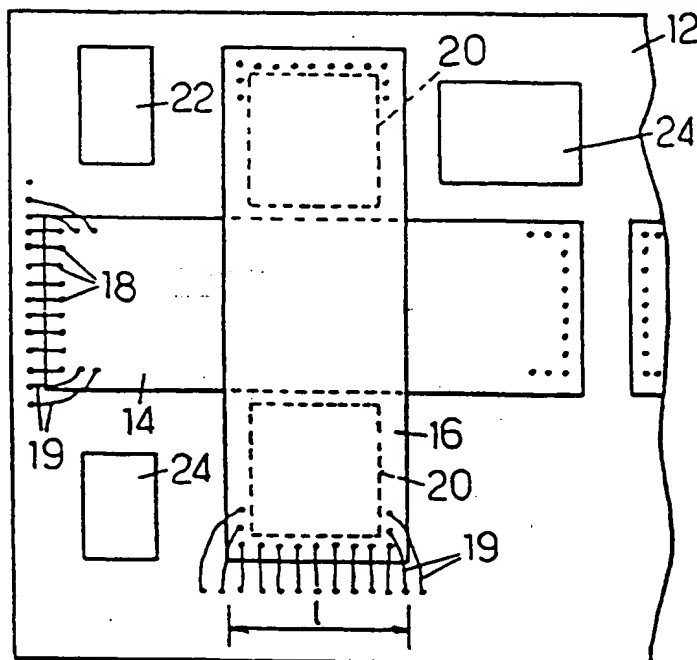
ADVANTAGE - Compact assembly of large capacity memory.

(10pp Dwg.No.1/10)

CT: DE1639309 EP222203

N92-146389

U11-D01A6 U14-A10



© 1992 DERWENT PUBLICATIONS LTD.

128, Theobalds Road, London WC1X 8RP, England

US Office: Derwent Inc., 1313 Dolley Madison Boulevard,

Suite 401 McLean, VA22101, USA

Unauthorised copying of this abstract not permitted.



⑪ Numéro de publication : 0 489 643 A1

⑫

## DEMANDE DE BREVET EUROPEEN

⑫① Numéro de dépôt : 91403267.7

⑫⑤ Int. Cl.<sup>5</sup> : H01L 25/18, H01L 25/065

⑫② Date de dépôt : 03.12.91

⑫③ Priorité : 05.12.90 FR 9015210

⑫④ Date de publication de la demande :  
10.06.92 Bulletin 92/24

⑫⑧ Etats contractants désignés :  
DE ES GB NL

⑫⑦ Demandeur : MATRA MARCONI SPACE  
FRANCE  
4, rue de Presbourg  
F-75116 Paris (FR)

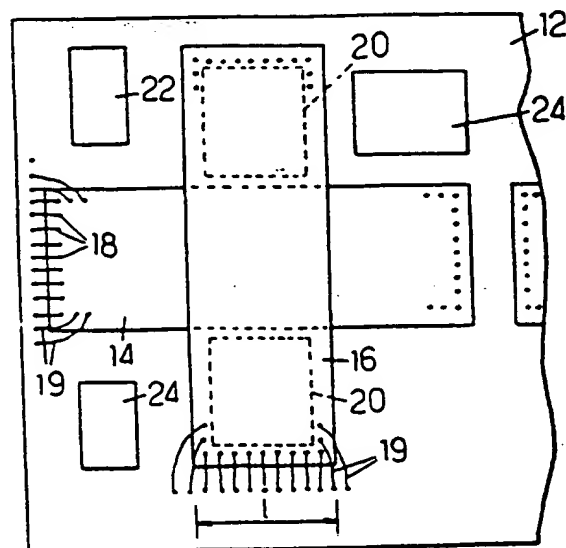
⑫⑦ Inventeur : de Givry, Jacques  
25, rue du Buc  
F-78350 Les Loges en Josas (FR)

⑫④ Mandataire : Fort, Jacques  
CABINET PLASSERAUD 84, rue d'Amsterdam  
F-75009 Paris (FR)

⑫④ Modules de mémoire à état solide et dispositifs de mémoire comportant de tels modules.

⑫⑦ Module de mémoire comprenant, sur un substrat (12) d'interconnexion, plusieurs puces de mémoire à semi-conducteurs de forme allongée dont les sorties sont localisées aux extrémités. Il comporte au moins deux puces (14,16), empilées et croisées.

FIG.1.



L'invention concerne le domaine des dispositifs de mémoire utilisés dans les systèmes informatiques et notamment les mémoires à grande capacité.

Les besoins en capacité de mémoire des systèmes informatiques ne cessent d'augmenter. Dans beaucoup de cas, l'espace disponible doit être aussi réduit que possible. Ces besoins ont conduit à développer des composants unitaires de plus en plus intégrés : les composants de mémoire vive atteignent en 1990 des capacités de 1 Mbit en statique, 4 Mbits en dynamique. Ils ont également conduit à développer des procédés d'interconnexion permettant de fortes densités de montage des puces. Pour augmenter encore la capacité dans un volume donné, on a proposé des modules de mémoire comprenant, sur un substrat d'interconnexion, un empilement constitué de plusieurs puces superposées. On réalise ainsi une répartition dans l'espace et non plus simplement dans le plan. Mais on se heurte à des problèmes d'interconnexion entre puces et surtout entre les puces et le substrat qui conduisent à des processus itératifs onéreux et longs. Il faut en effet, du fait que les puces sont exactement superposées, effectuer les liaisons sur la puce la plus basse, placer un intercalaire, coller la puce qui est au-dessus, câbler cette nouvelle puce et ainsi de suite.

On a également proposé (Patent Abstracts of Japan, Vol. 11, N° 148 (E 506, 14 Mai 1997) et (JP-A-61 287 133) un empilement de plusieurs puces, à savoir une mémoire de masse, un processeur et une mémoire de programme. Ces puces ont des dimensions décroissantes depuis le substrat jusqu'à la dernière puce qui est la mémoire de programme. Cette mémoire de programme, plus petite que les autres, est placée transversalement aux deux autres qui sont allongées dans le même sens. Du fait des dimensions différentes des trois puces, on peut les interconnecter. Ce n'est pas là le but de l'invention qui vise à faciliter l'interconnexion entre différentes mémoires de même dimension et le substrat d'un module mémoire. Deux puces successives sont toujours croisées entre elles. Ce n'est pas la même disposition que décrit le document JP, où les deux puces inférieures sont orientées de la même façon.

La présente invention vise à augmenter les densités d'implantation couramment utilisées à l'heure actuelle, par une répartition en volume et non plus en plan, sans pour autant rencontrer les problèmes d'interconnexion auxquels se heurtent les solutions déjà envisagées. Elle utilise dans ce but la constatation que la plupart des puces de mémoires à grande capacité existantes ont une forme rectangulaire très allongée et que les connexions de sortie de ces puces sont souvent localisées aux deux extrémités. A titre d'exemple, la puce HC 628-128 de mémoire 1 Mbit a une longueur  $L$  et une largeur  $l$  qui sont respectivement de 14,4 et de 5,7 mm, avec seize plages de raccordement à chaque extrémité. L'invention propose

en conséquence un module de mémoire suivant la revendication 1.

Grâce à ce croisement, les connexions à partir des deux extrémités des puces s'effectuent sans aucune difficulté, puisque les liaisons à partir de la puce supérieure ne sont pas gênées par la puce inférieure. En apparence, le montage en croix de deux puces ne fait pas gagner d'espace. Mais en fait il est toujours nécessaire d'associer aux mémoires des composants annexes de plus petite dimension, tels que des condensateurs et/ou des circuits logiques intégrés. Ces composants de petite taille peuvent être placés entre les branches de la croix.

Lorsque les puces sont suffisamment allongées, trois puces peuvent être croisées à 60° les unes des autres.

Qu'on utilise deux puces ou trois puces croisées, il est souhaitable de placer des cales sous les extrémités des puces, afin d'éviter un porte-à-faux lors de l'appui de l'organe de soudure des fils d'aluminium ou d'or aux plages terminales.

Sur deux puces empilées et croisées peuvent être superposés d'autres jeux de deux puces, chaque fois en plaçant des cales destinées à éviter les portes-à-faux.

Un mode avantageux de réalisation de l'invention, applicable lorsque chaque puce a une longueur supérieure à deux fois sa largeur est défini par la revendication 5. Cette disposition permet d'augmenter considérablement la compacité.

L'invention sera mieux comprise à la lecture de la description qui suit de modes particuliers de réalisation de l'invention, donnés à titre d'exemples non limitatifs. La description se réfère aux dessins qui l'accompagnent, dans lesquels :

- la figure 1 est un schéma de principe en élévation montrant un micro-module constitué de deux puces de mémoire sur un substrat ;
- la figure 2 est une vue en élévation montrant la juxtaposition de deux couples de puces, les deux puces de chaque couple ayant la disposition montrée en figure 1 ;
- la figure 3 montre schématiquement un module comprenant trois puces croisées à 60° ;
- la figure 4, similaire à la figure 1, montre un mode particulièrement avantageux de mise en oeuvre de l'invention ;
- la figure 5 montre un dispositif de mémoire comportant quatre micro-modules du genre montré en figure 4 ;
- la figure 5A est un schéma en perspective montrant comment les plages des puces d'un micro-module du genre montré en figure 5 peuvent être raccordées à un bus prévu sur un support ;
- la figure 6 montre un dispositif comportant un support double face ;
- la figure 7, similaire à la figure 6, montre un mode possible de montage en boîtier hermétique.

que .

- les figures 8 et 9, similaires à la figure 6, montrent des variantes de réalisation ;
- la figure 10 est un schéma de principe montrant un mode possible de montage de micro-modules avec raccordement avec une carte mère.

Le micro-module montré schématiquement sur la figure 1 comporte un substrat porteur 12 et deux puces de mémoire 14 et 16, de forme allongée. La puce 14 est directement collée sur le substrat 12, qui est par exemple un substrat en céramique portant un circuit hybride. Les plots de sortie 18 de la puce 14 sont raccordés à des pistes formées sur le substrat porteur 12 par des fils 19, généralement en aluminium ou en or, fixés par soudage thermosonique ou par thermocompression. La puce 16 est collée en croix sur la puce 14 et ses plots de sortie sont également reliés aux pistes du substrat porteur 12 par des fils 19, qui auront une longueur plus grande que les fils de raccordement des plages 18. Un tel collage à l'aide de résine isolante époxyde ou silicone est possible sans aucune corrosion des puces, dont la surface est passivée dans la zone encollée. Pour éviter un porte-à-faux intempestif lors de l'application de la sonde de soudage, des cales 20 de même épaisseur que la puce 14, donc très minces (en général moins de 0,3 mm) sont intercalées sous les parties terminales de la puce 16. On utilisera généralement des cales en silicium, qui pourront être des fragments de puces mises au rebut.

La mise en place de la puce 14 et des cales 20, puis de la puce 16, peut s'effectuer par une machine automatique à l'heure actuelle disponible.

Dans les zones mortes qui subsistent entre les branches de la croix formée par les puces 14 et 16 peuvent être disposés des composants de petite taille, tels qu'un condensateur 22 et des logiques associés 24, tels que registres tampon, circuits de couplage, etc...

Comme le montre la figure 2, on peut empiler deux jeux de puces du genre montré en figure 1, ce qui permet un gain de place supplémentaire. La puce 14a placée au-dessus de la puce 14 en est séparée par la puce 16 et par des cales 34, qui doivent laisser alors subsister un léger porte-à-faux pour laisser de la place aux soudures des fils 19 et ne pas écraser ces fils. Il en est de même des cales 36 interposées entre les puces 16a et 16.

Le nombre de jeux de deux puces que l'on peut ainsi empiler est limité notamment par les modes habituels de montage automatique : les machines à soudage thermosonique n'acceptent qu'une dénivellée limitée entre les soudures d'extrémité d'un même fil. On voit sur la figure 2 que la dénivellée entre les soudures terminales d'un fil 19a est déjà nettement supérieure à la dénivellée entre les soudures d'un fil 19.

Une autre limitation du nombre de jeux est liée au

caractère itératif du processus de montage : alors que dans la figure 1 une seule séquence de soudage suffit, deux séquences sont nécessaires dans le cas de la figure 2, puisqu'il faut successivement placer le premier jeu et faire les soudures, puis coller les puces du second étage avant d'effectuer une nouvelle opération de soudage.

Lorsque les puces de mémoire ont un rapport longueur (L) largeur (l) suffisant, il est possible de croiser plus de deux puces, pour permettre de câbler en une seule opération un nombre plus élevé de puces disposées en étoile. On a notamment utilisé trois puces à 60° l'une de l'autre. On peut également placer en étoile quatre puces 14, 16, 26 et 28, comme le montre la figure 3. Dans ce cas, des cales de dimension et d'épaisseur différentes 20, 30 et 32 doivent être prévues. Les puces et les cales sont d'abord assemblées par collage, puis le câblage est effectué comme dans le cas de la figure 1.

La figure 4 montre un mode de réalisation de l'invention particulièrement avantageux par le gain de place qu'il procure et l'absence de porte-à-faux. Le micromodule montré en figure 4 comporte une paire de puces inférieure 38 et une paire de puces supérieures 40. Les deux puces de chaque paire sont disposées parallèlement l'une à l'autre et croisées avec les deux puces de l'autre paire. Les puces 38 sont collées directement sur le substrat et leur écartement est tel que les parties terminales des puces 40 s'appliquent sur elles, évitant un porte-à-faux. Des cales 42 peuvent être placées entre les puces 38 pour garantir une mise en place relative précise. L'écartement des puces 40 est tel qu'elles libèrent les parties terminales des puces 38 et notamment les plots de raccordement des fils 19. Ce montage autorise également l'emploi de puces présentant des plots de sortie 44 dans leur zone médiane.

Dans le dispositif montré en figure 4, la densité d'intégration est pratiquement doublée par rapport à celle d'un montage normal.

Il est possible de constituer un micro-module indépendant, testable individuellement, interchangeable avec un autre micro-module, en utilisant un substrat 12 de petit format, toutes les connexions d'interface du micro-module étant ramenées d'un seul côté du module, sur des plots de sortie 46, par des pistes imprimées.

Plusieurs micro-modules du genre montré en figure 4 peuvent être montés sur une seule face ou sur les deux faces d'un support de plus grande taille, de type co-cuit, ou portant des circuits en couche épaisse. La figure 5 montre quatre micro-modules ayant chacun un substrat 12, fixés sur un support 45 portant des circuits d'interconnexion réalisés par exemple en technologie à couche épaisse. Le support 45 peut porter également des composants annexes 48.

Dans un module du genre montré en figure 5, les

connexions peuvent être rendues particulièrement simples en prévoyant sur le support 45 un bus passant sous les substrats 12. Les plages de connexion des substrats sont alors reliées aux fils de bus par des trous métallisés des substrats. Les liaisons avec les conducteurs de bus 50 peuvent également être effectuées à l'aide de tronçons de fils soudés 52, comme indiqué schématiquement sur la figure 5A.

Un support 45 peut être muni de micro-modules sur ses deux faces, comme indiqué sur la figure 6. On peut ainsi constituer des modules portant quatre micro-modules sur chaque face et correspondant à une mémoire organisée en octets. Un tel module peut être placé dans un boîtier métallique comportant un cadre 54 et des couvercles scellés 56, comme indiqué sur la figure 7. Le support peut être un des substrats bi-face dits "multi chip modules" en cours de commercialisation dont les deux faces sont reliables par des liaisons à l'intérieur du support.

Dans une autre disposition possible, illustrée sur la figure 8 deux micro-modules ayant chacun la constitution montrée en figure 5 sont superposés sur un support 58. Les deux micro-modules sont alors identiques, mais une cale intercalaire 60 doit être prévue entre eux pour éviter de coucher les fils de connexion du micro-module inférieur. Une autre solution, schématisée en figure 9, consiste à utiliser un micro-module supérieur dont le substrat support 12a a une taille en plan supérieure à celle du substrat support 12 du micro-module inférieur de façon qu'il puisse reposer sur une cale 60 en forme de cadre. La cale 60 a alors une épaisseur réservant un jeu de passage des fils entre le micro-module inférieur et le substrat 12a.

Dans le cas illustré en figure 9, un substrat porteur pourra être orienté à 180° de l'autre et prévu pour que sa rangée de plots de connexion externe 46 corresponde aux emplacements d'un bus rectiligne sur le support 58.

Plusieurs modules du genre montré en figure 6 peuvent être juxtaposés parallèlement dans un cadre ou boîtier métallique portant une carte mère pour constituer un dispositif de mémoire. La figure 6 montre les flancs 62 d'un tel cadre, munis de rainures dans lesquelles s'engagent les supports 45. L'écoulement de la chaleur générée par les circuits est assuré par appui des bords des supports 45 contre la paroi des rainures par des ressorts 64. La carte mère, non représentée, est prévue au fond du cadre.

La figure 10 montre un dispositif qui constitue une variante de celui de la figure 6. Le fond 66 du cadre porte la carte mère 68, équipée éventuellement sur sa face arrière de composants tels que des mémoires ou jeux de bascules tampons, des condensateurs, etc... 70. Les supports 45, portant chacun un jeu de quatre puces sur chaque face, sont encore guidés par des rainures non représentées. Des ressorts en épingle 72, emprisonnés dans des logements du cadre, pres-

sent les bords des supports contre la paroi des rainures et garantissent un bon contact thermique. Les supports 45 sont munis de rangées de pattes de sortie 74 de même longueur fixées aux supports, par exemple par soudage à haute température ou soudage électrique à pression. Les pattes de sortie 74 viennent en contact avec la carte mère 68, constituée généralement en circuit couche épaisse ou en co-cuit céramique du type couramment désigné par l'abréviation anglo-saxonne "multi-chip module". Cette carte est préalablement étamée localement, aux emplacements d'appui des sorties 74. Les pattes de sortie 45 peuvent ensuite être solidarisées des zones étamées en une seule opération de refusion, par exemple en phase vapeur.

L'ensemble ainsi constitué peut être enfermé hermétiquement dans un boîtier équipé de sorties parallèles prolongeant la carte mère.

Le montage de la figure 10 permet de disposer des micro-modules à un intervalle de 3 mm les uns des autres, ce qui permet de monter 16 micro-modules comportant des puces de 4 Mbits pour constituer un module mémoire de 0,5 Gbits dans un volume ne dépassant pas 35x65x34 mm.

## Revendications

1. Module de mémoire comprenant, sur un substrat (12) d'interconnexion, plusieurs puces de mémoire à semiconducteurs ayant toutes la même forme allongée dont les sorties sont localisées aux extrémités, caractérisé en ce qu'il comporte au moins deux puces (14,16 ; 38,40) empilées et croisées de façon que les sorties d'une puce débordent de la puce placée sous elle dans l'empilement.
2. Module selon la revendication 1, caractérisé en ce que des composants annexes (22,24) tels que des condensateurs ou des circuits logiques intégrés, sont placés entre les branches de la croix constituée par deux puces (14,16) à 90°.
3. Module selon la revendication 1, caractérisé en ce qu'il comporte trois puces croisées à 60° les unes des autres ou quatre puces (14,16,26,28) à 45°.
4. Module selon la revendication 1, 2 ou 3, caractérisé en ce que des cales (20,30,32) sont placées sous les extrémités des puces en porte-à-faux.
5. Module de mémoire comprenant, sur un substrat (12) d'interconnexion, plusieurs puces de mémoire à semiconducteurs de forme allongée dont les sorties sont localisées aux extrémités, chaque puce (38,40) ayant une longueur supé-



rieure à deux fois sa largeur, caractérisé en ce qu'un couple de deux puces parallèles et identiques (38) est empilé et croisé à angle droit avec un autre couple de deux puces également parallèles et identiques (40).

5

6. Module selon l'une quelconque des revendications précédentes, caractérisé en ce que, sur un jeu d'au moins deux puces empilées et croisées est superposé un autre jeu d'au moins deux puces, des cales étant prévues pour éviter les portes-à-faux. 10
7. Module selon l'une quelconque des revendications précédentes, caractérisé en ce que le substrat (12) porte au moins un jeu de deux puces sur chaque face. 15
8. Module selon l'une quelconque des revendications précédentes, caractérisé en ce qu'il comprend un support (45) muni d'un bus (50) passant sous plusieurs substrats (12) et en ce que les substrats sont munis de moyens de liaison avec le bus. 20
9. Module selon la revendication 8, caractérisé en ce que chaque substrat porte des plots de sortie des puces sur un seul bord et en ce que lesdits plots de sortie sont reliés aux fils de bus par des fils soudés. 25
10. Dispositif de mémoire comprenant plusieurs modules, caractérisé en ce que les substrats des modules sont placés parallèlement les uns aux autres dans un cadre et munis sur un bord de pat- 30
- tes de sortie soudables à des zones de raccordement d'une carte mère placée au fond du cadre. 35

40

45

50

55

FIG.1.

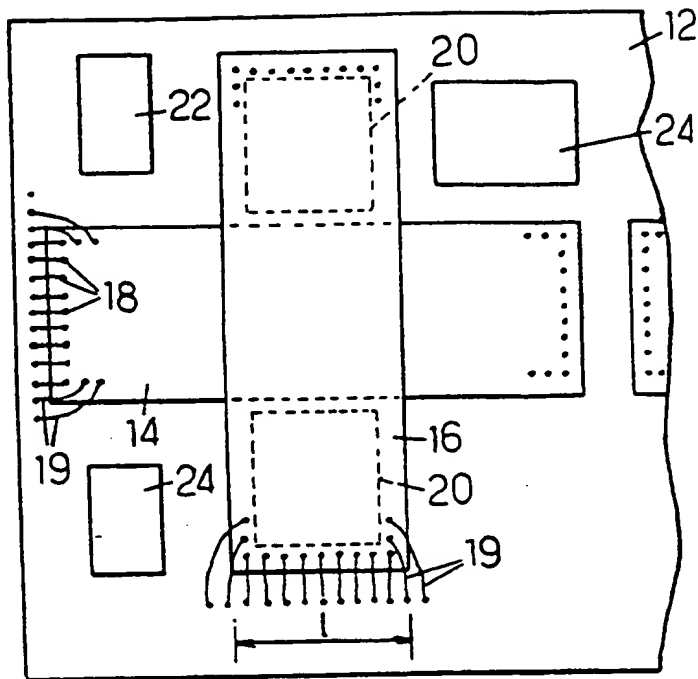


FIG.2.

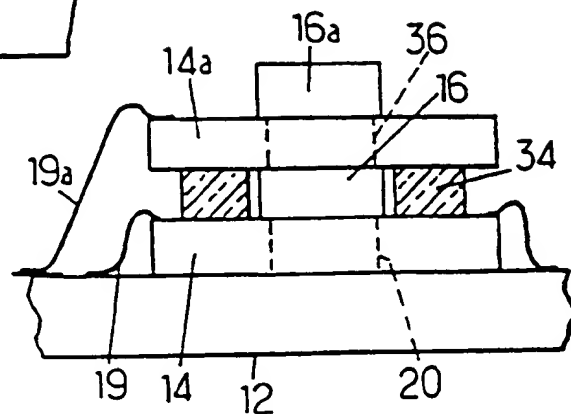


FIG.3.

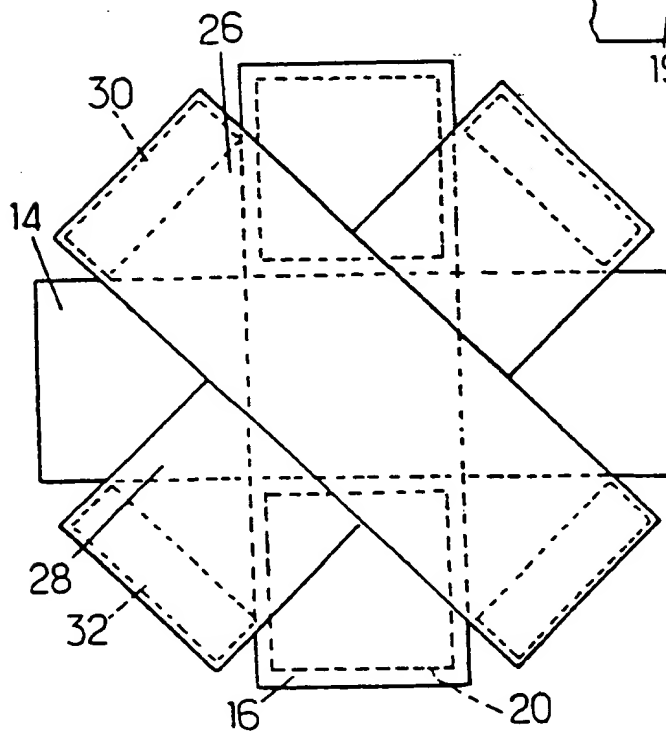


FIG. 4.

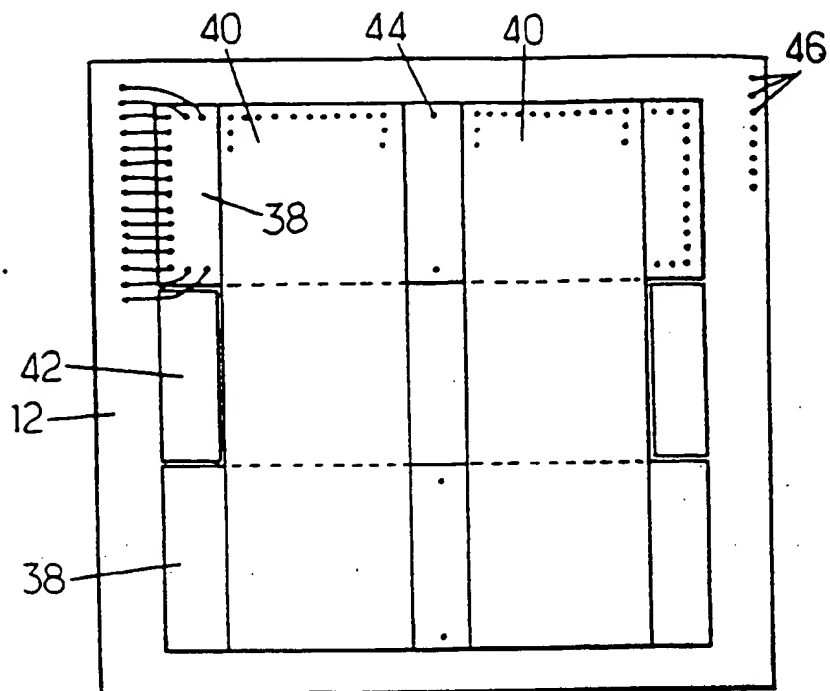


FIG. 5.

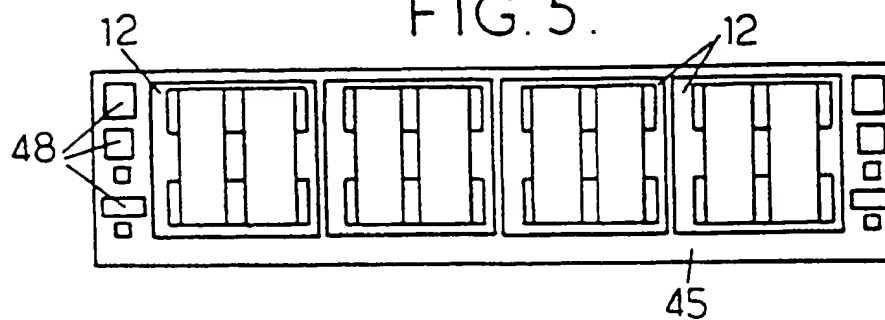


FIG. 5A.

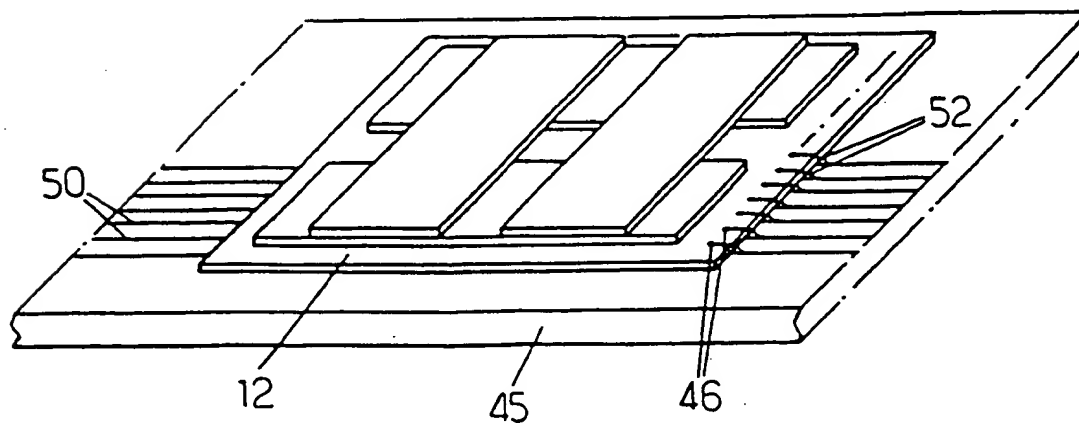


FIG. 6.

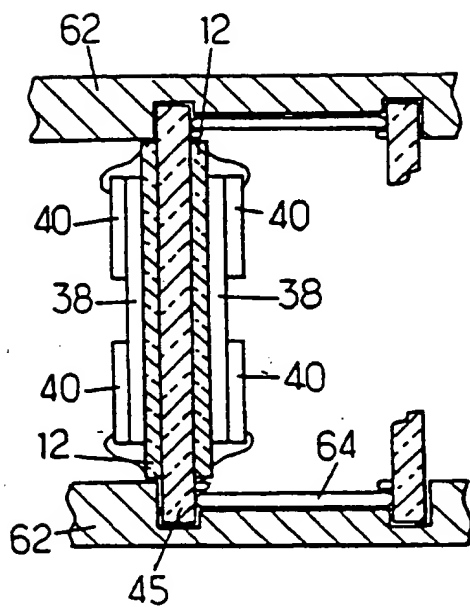


FIG. 7.

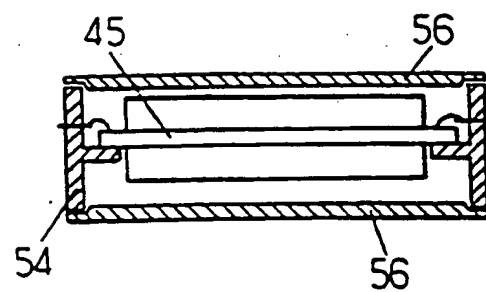


FIG. 8.

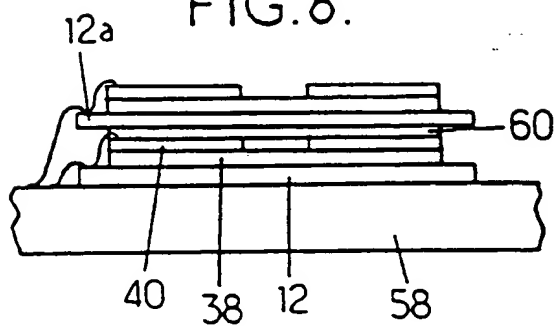


FIG. 9.

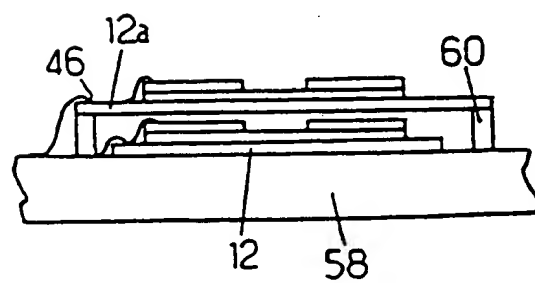
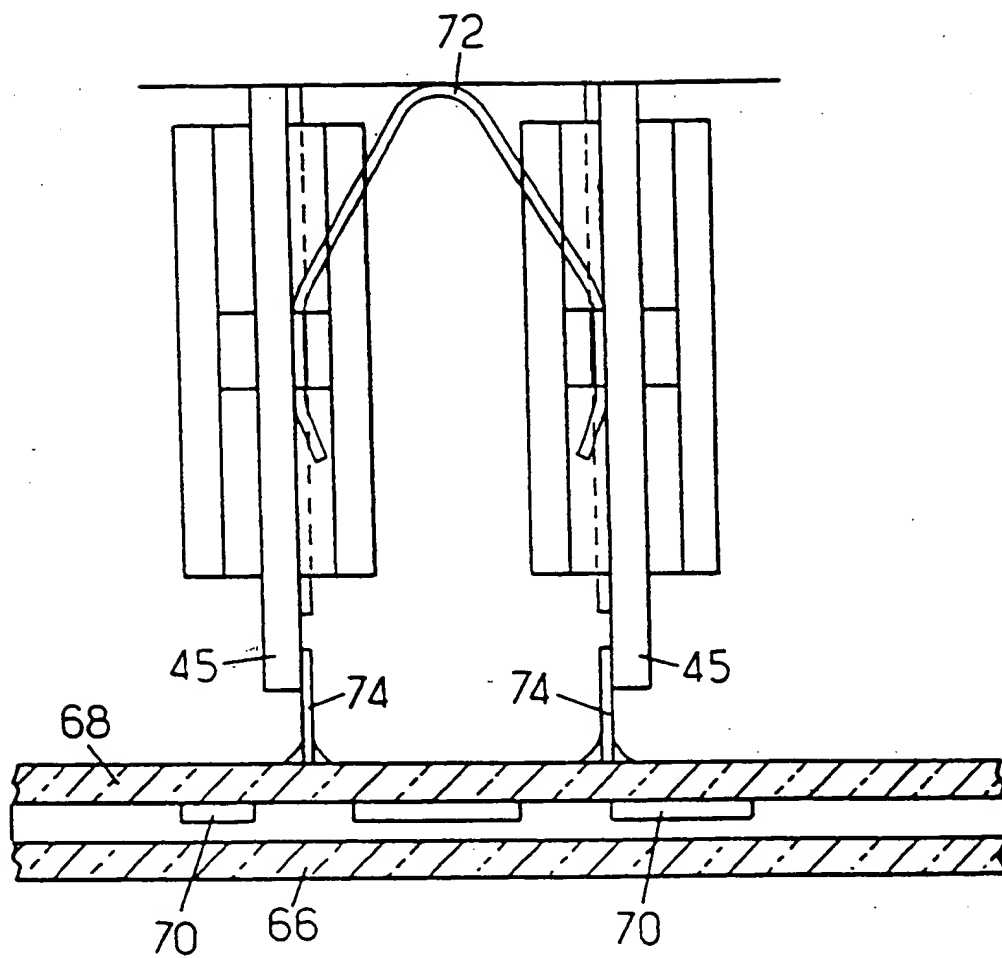


FIG. 10.





Office européen  
des brevets

# RAPPORT DE RECHERCHE EUROPEENNE

Numéro de la demande

EP 91 40 3267

DOCUMENTS CONSIDERES COMME PERTINENTS			
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes	Revendication concernée	CLASSEMENT DE LA DEMANDE (Int. CLS)
A	EP-A-0 222 203 (BBC) * colonne 5, ligne 52 - ligne 56; revendication 1; figures 2,3,6 *	1,2	H01L25/18 H01L25/065
A	DE-A-1 639 309 (LICENTIA) * revendications 1,3,4; figure *	1,3,5	
			DOMAINES TECHNIQUES RECHERCHES (Int. CLS)
			H01L
Le présent rapport a été établi pour toutes les revendications			
Lieu de la recherche LA HAYE		Date d'achèvement de la recherche 10 MARS 1992	Examinateur DE RAEVE R, A, L.
CATEGORIE DES DOCUMENTS CITES		T : théorie ou principe à la base de l'invention E : document de brevet antérieur, mais publié à la date de dépôt ou après cette date D : cité dans la demande L : cité pour d'autres raisons & : membre de la même famille, document correspondant	
X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : schéma-plan technologique O : divulgation non-écrite P : document intercalaire			

EPO FORM 1500 (12.91) (FR/EN)

1. A memory module comprising, on an interconnection substrate (12), a plurality of semi-conductor memory chips having a same elongated shape and having output connections located at the smaller ends thereof, characterized in that it comprises at least two chips (14,16; 38,40) stacked and crossed so that the output connections of one chip are beyond the periphery of the chip which is located under it in the stack.
2. Module according to claim 1, characterized in that auxiliary components (22,24) such as capacitors or integrated logic circuits, are located between the arms of the cross constituted by two chips (14,16) at a 90(degree) angle.
3. Module according to claim 1, characterized in that it comprises three chips at mutual angles of 60(degree) or four chips (14,16,26,28) at mutual angles of 45(degree).
4. Module according to claim 1, 2 or 3, characterized in that supports (20,30,32) are located under the smaller ends of the cantilevered chips.
5. A memory module comprising, on an interconnection substrate (12), a plurality of semi-conductor memory chips of elongated shape whose output connections are located at the smaller ends thereof, each chip (38,40) having a length which is more than twice its width, characterized in that a set of two mutually parallel and identical chips (38) is stacked and crossed at right angles with another set of two chips (40) which are also parallel and identical.
6. Module according to any one of the preceding claims, characterized in that, on a set of at least two stacked and crossed chips, another set of at least two chips is superimposed, supports being provided for avoiding cantilever.
7. Module according to any one of the preceding claims, characterized in that the substrate (12) carries at least one set of two chips on each face thereof.
8. Module according to any one of the preceding claims, characterized in that it comprises a support (45) provided with a bus (50) passing under a plurality of substrates (12) and in that the substrates are provided with means for connection with the bus.
9. Module according to claim 8, characterized in that each substrate carries chip output tabs on one edge only and in that said output tabs are connected to the bus conductors by welded wires.
10. Memory device comprising a plurality of memory modules according to any one of the preceding claims, characterized in that the substrates of the modules are located in a frame in mutually parallel condition and are provided on an edge of output tabs weldable to connection zones of a mother board located at the bottom of the frame